

Módulo Didáctico para el Control de la Velocidad de un Motor de Inducción Trifásico Basado en la Tecnología de FPGA

Gutiérrez Granados Cuitláhuac
cuitla@gmail.com

Universidad Tecnológica de San Juan del Río.
Av. La Palma # 125, Col. Vista Hermosa, San Juan del Río, Qro. C.P. 76800

Resumen

El presente proyecto aborda el desarrollo de un módulo didáctico basado en tecnología FPGA (Field Programmable Gate Array), que permite realizar el control de la velocidad de un motor de inducción trifásico de potencia fraccionaria, con un enfoque de diseño y operación orientado a apoyar los procesos de enseñanza-aprendizaje en carreras afines a la Electrónica y a la Mecatrónica en las áreas del conocimiento tales como la electrónica digital, el uso de lenguaje descriptivo de hardware (HDL) para configurar circuitos programables, y la electrónica de potencia, logrando un control aceptable y seguro de la velocidad del motor de inducción en los voltajes y potencias propuestos. El proyecto utiliza circuitos digitales configurables, tal como los FPGA y las técnicas de "programación" en VHDL logrando la generación y ajuste de la frecuencia de la alimentación al motor.

Palabras clave: DSP, ASIC, PLD, FPGA, MOSFET, máquina de estados.

1. Introducción

La electrónica de potencia puede contribuir al ahorro energético mediante la optimización del consumo tanto en la industria como en servicios y en viviendas. La regulación de la velocidad de los motores eléctricos es una de las aplicaciones más utilizadas de la electrónica de potencia, habiendo superado el estricto marco industrial y habiendo llegado actualmente a los equipos de aire acondicionado, lavadoras y ascensores, por dar un ejemplo.

La electrónica de potencia es también la tecnología clave para poder poner en marcha todos los recursos de energías renovables, como son la eólica y la fotovoltaica, junto con los nuevos sistemas de almacenamiento de energía, como pueden ser las pilas de combustible, baterías, súper condensadores, volantes de inercia y bobinas superconductoras. En el campo de la movilidad, la electrónica de potencia es la tecnología base del coche eléctrico y está aportando grandes innovaciones a los transportes ferroviarios, que deben experimentar un gran desarrollo futuro. Procesar inteligentemente la energía en los sistemas de potencia constituye una de las aplicaciones que ofrecen mayores posibilidades. El actual progreso de la electrónica de potencia ha sido posible principalmente gracias a los avances en los dispositivos semiconductores de potencia junto con las nuevas propuestas de topologías de convertidores de modulación PWM, modelos analíticos, métodos de simulación, algoritmos de control y estimulación, microcontroladores y DSP, circuitos integrados ASIC, circuitos FPGA, etc.

De lo expresado se concluye lo importante que es proporcionar el conocimiento y la experiencia en el manejo de estos equipos de control de regulación de la velocidad de los motores de CA a los alumnos que estudian carreras relacionadas con la Electrónica y la Mecatrónica, para su correcta operación, desarrollo y mejoras, lo expresado anteriormente fue lo que motivo al diseño y desarrollo de un módulo didáctico que brindará estas oportunidades de aprendizaje.

2. Desarrollo

El objetivo principal es diseñar e implementar un módulo didáctico basado en un circuito integrado FPGA que facilite el proceso de enseñanza-aprendizaje de un sistema de control velocidad de un motor de inducción trifásico de potencia fraccionaria

por medio de la técnica de regulación de la Frecuencia.

El motor de inducción es el motor de corriente alterna que más se emplea, debido a su fortaleza y simplicidad, a la ausencia de colector y al hecho de que sus características de funcionamiento se adaptan bien a una marcha a velocidad constante. Su funcionamiento se basa en la acción mutua del campo giratorio y las corrientes existentes en los conductores del rotor, que originan una fuerza electrodinámica sobre dichos conductores del rotor, las cuales hacen girar el rotor del motor.

Cuando se alimenta el estator de un motor asíncrono con un sistema trifásico de tensiones de frecuencia f , se origina en el entrehierro un campo magnético giratorio de amplitud constante cuya velocidad es:

$$n_1 = \frac{120 * f}{p} \quad (1)$$

Donde n_1 es la velocidad del campo giratorio, también llamada velocidad de sincronismo, f es la frecuencia en ciclos por segundo o Hertz (Hz) del voltaje aplicado, p es el número de polos del motor de inducción.

En los conductores del rotor, el campo giratorio inducirá unas fuerzas electromagnéticas, que al estar el devanado en cortocircuito darán lugar a unas corrientes. Estas en presencia de un campo magnético, determinan que sobre los conductores actúen unas fuerzas, las cuales producen un par, que de acuerdo a la ley de Lenz, hace que el rotor tienda a seguir el campo del estator.

La velocidad de giro del rotor n_2 , no podrá igualar a la de sincronismo n_1 , ya que entonces no se produciría la variación de flujo en el devanado del rotor y no se induciría ninguna fuerza electromagnética. Se denomina deslizamiento (s), a la velocidad relativa del campo giratorio respecto del rotor, expresado en tanto por ciento de la velocidad del campo, es decir:

$$s = \frac{n_1 - n_2}{n_1} \quad (2)$$

La velocidad del rotor de un motor de inducción viene dada por la expresión,

$$n_2 = \frac{f * 120}{p} * (1 - s) \quad (3)$$

En donde n_2 se expresa en revoluciones por minuto (r.p.m.) y la frecuencia f en Hz y p es el número de polos y s es el deslizamiento.

Así pues, son tres los factores –frecuencia, deslizamiento y número de polos- que determinan la velocidad del motor de inducción. Para variar la velocidad es necesario, por lo menos, variar uno de ellos. De lo anteriormente expresado se procederá a diseñar e implementar un circuito que permita el ajuste de la frecuencia de la señal de alimentación aplicada al motor de inducción trifásico. En la figura 1 se puede observar el circuito general de un inversor el cual permite convertir una alimentación de senoidal de corriente alterna en una señal de VCD que nuevamente será convertida en VCA, con la salvedad que será de tipo cuadrada y la posibilidad de ajuste de la frecuencia de la misma, esta señal trifásica alimentará al motor conectado como una carga eléctrica al circuito.

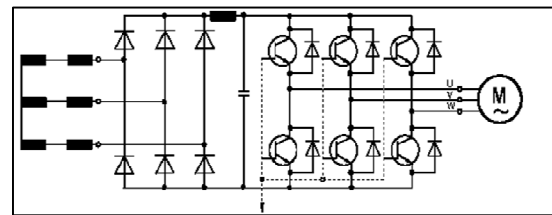


Figura 1. Circuito general de un sistema inversor

Para lograr el encendido y apagado adecuado en el circuito inversor se toma como elemento fundamental de control un circuito integrado FPGA Spartan 3E de la marca Xilinx contenido en una tarjeta de desarrollo **Nexys2 de la marca Diligent**, en el cual por medio de las herramientas de software VHDL adecuadas se puede establecer su descripción de hardware del mismo y así configurar sus conexiones y bloques internos que nos permitan tener la lógica digital de control necesaria para establecer el control de disparo secuencial de los transistores de potencia lo que a su vez suministrarán energía a la carga eléctrica, que en nuestro caso particular es un motor de inducción trifásico, pero con la particularidad de poder tener un ajuste de la frecuencia de las señales de disparo que repercuten en una variación de la frecuencia de los voltajes trifásicos aplicados con el consecuente cambio en la velocidad del motor eléctrico mencionado.

Basándonos en la figura 2 en la cual se presenta el arreglo de transistores de potencia MOSFET, cada transistor conducirá durante 180º eléctricos. Tres

transistores se mantienen activos durante cada instante del tiempo. Cuando el transistor Q1 esta activado, la terminal **a** se conecta con la terminal positiva del voltaje de entrada. Cuando se activa el transistor Q4, la terminal **a** se lleva a la terminal negativa de la fuente de CD. En cada ciclo existen seis modos de operación, cuya duración es de 60°. Los transistores se numeran según su secuencia de excitación (considerando los subíndices de los transistores de potencia tenemos por ejemplo: 123, 234, 345, 456, 561, 612). Las señales de excitación están desplazadas 60° unas de otras, para obtener voltajes trifásicos balanceados, las señales de disparo provienen de la etapa de control basada en un circuito FPGA, convenientemente acondicionadas y optoacopladas hacia las terminales de compuerta de los transistores MOSFET o de los IGBT si fuera el caso de utilizarse estos últimos.

La carga conectada al inversor por medio de las terminales **a**, **b** y **c**, puede estar configurada en estrella o delta.

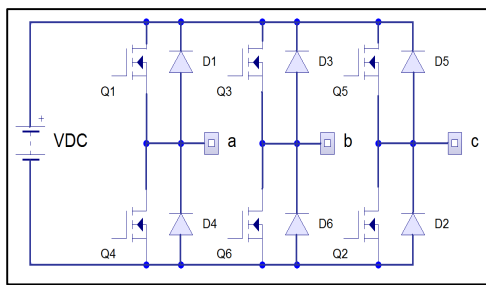


Figura 2. Arreglo de los transistores MOSFET de potencia del inversor

La idea central para la solución del control basado en la descripción y síntesis de hardware en un circuito FPGA es que el encendido y apagado de los transistores de potencia MOSFET deben darse en un orden secuencial establecido ex-profeso (las compuertas de los transistores recibirán las señales de encendido en la secuencia ya mencionada anteriormente, es decir esta serán : [1 2 3], [2 3 4], [3 4 5], [4 5 6], [5 6 1], [6 1 2] y nuevamente se repite de manera continua; donde los números indican el número de transistor a encender y de manera simultánea los que están encerrados entre paréntesis cuadrados) y además se debe tener una base de tiempo ajustable para tener las frecuencias deseadas. A partir de estas frecuencias seleccionables (las cuales se proponen que serán de 5 a 80 HZ en intervalos de 5 en 5 Hz), se calcula el período y este es dividido entre 6 dado que se tienen el mismo número de estados de disparo para los Transistores de

potencia, recordando que se menciona que cada estado de la secuencia tiene un desplazamiento de 60° grados eléctricos, posteriormente a esto se calcula el valor en sistema binario equivalente el cuál será usado como un dato para un bloque funcional de temporización en VHDL. Se debe considerar para este cálculo que la frecuencia de la tarjeta de desarrollo Nexys2 trabaja con una frecuencia de reloj maestro de 50MHz, la cuál corresponde a un período de 20 nanosegundos, así el valor base en binario se calcula dividiendo la sexta parte del período calculado a una frecuencia especifica entre el período de la señal del reloj maestro. Este valor binario obtenido se utilizará en una máquina de estados implementada en VHDL que permitirá tener un divisor de frecuencia acorde con la frecuencia deseada para el disparo de los transistores de potencia. Podemos observar en la figura 3 el concepto de la solución como un macro bloque funcional, donde se muestran las señales de entrada y de salida del sistema digital de control implementado con un FPGA.

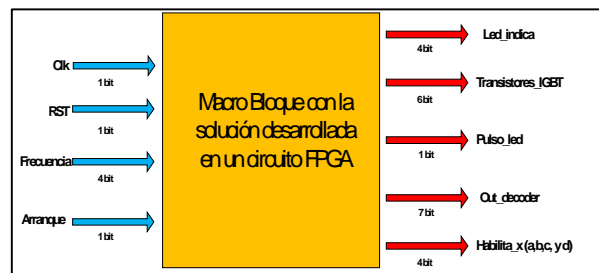


Figura 3. Macro Bloque de la solución en VHDL mostrando señales de entrada y de salida.

La descripción general de cada conjunto de señales de la figura 3, es la siguiente:

La señal de **Clk** de un bit se toma a partir de la señal maestra de reloj de la tarjeta Nexys2, dicha señal pulsante de tipo cuadrada tiene una frecuencia de 50 MHz, esta se utilizará como señal de temporización de varios bloques más, de tal forma que podremos implementar así electrónica digital secuencial.

La señal de **RST** de un bit, es la señal que proviene de un botón pulsador N.A. de la tarjeta Nexys2, esta señal provoca el "reset" o restablecimiento de aquellos bloques o componentes secuenciales, cabe mencionar que el estado natural de esta señal es "0" lógico y cuando cambia a "1" lógico se da el restablecimiento correspondiente.

Frecuencia de 4 bits, es un conjunto de 4 señales lógicas provenientes de 4 interruptores deslizables de la tarjeta Nexys2, que en una

representación de su valor binario en conjunto (de 0000 a 1111) se pueden tener 16 combinaciones lógicas y por ende 16 posibles valores de frecuencia, (desde los 5 Hz hasta los 80 Hz), es importante hacer mención que cuando se da el “reset” del sistema la señales de disparo a las compuertas de los transistores de potencia son nulas.

La señal **Arranque** de un bit, permite la transferencia de los 4 bits de las señales Frecuencia hacia otros componentes, esto es importante si fue pulsado un “reset” general del sistema.

Led indica de 4 bits, un conjunto de señales que afectan el estado lógico de 4 Leds de la tarjeta Nexys2, permitiendo así poder saber el estado lógico de los interruptores deslizables asociados a las señales de Frecuencia.

Transistores IGBT de 6 bits, quizá el conjunto de señales más importantes, dado que son las que se aplicarán a la compuertas de los transistores de potencia (previo opto-acoplamiento) y permitirán así establecer su estado de encendido o apagado.

Pulso led de un bit, señal que esta conmutando un LED de encendido a apagado con un frecuencia de 1 Hz, esto permite tener una indicación visual de que el sistema esta generando las señales Transistores IGBT, si se mantiene continuamente apagada es indicación de que no hay señales que permitan activar los transistores de potencia.

Out decoder de 7 bits, conjunto de señales que proveen de información a los 4 displays de 7 segmentos de manera paralela es decir simultánea, esta información representa la frecuencia que se esta manejando de activación de los Transistores IGBT, para así facilitar la operación por parte del usuario.

Habilita_a, Habilita_b, Habilita_c y Habilita_d, todas de 1 bit cada una, son las señales que activan o desactivan según el caso los transistores de pequeña señal asociados a los 4 *displays* de 7 segmentos, permitiendo así generar una conmutación de información en cada display a una frecuencia de 1 KHz de “barrido” tal que el ojo humano del usuario no se percata de estos cambios y observa a los *displays* con el desplegado correspondiente.

En la figura 4 se muestra una imagen de la tarjeta Nexys 2 desplegando la información de la frecuencia seleccionada para las señales de alimentación al motor de inducción trifásico.

En la figura 5, podemos observar una imagen del módulo didáctico completamente armado, el cuál a parte de incluir la tarjeta de desarrollo Nexys 2 con el circuito FPGA, tenemos toda la electrónica asociada y conexiones requeridas para el uso seguro del mismo, se perciben visualmente las tarjetas electrónicas diseñadas, así como los elementos relevadores y botones de control requeridos.

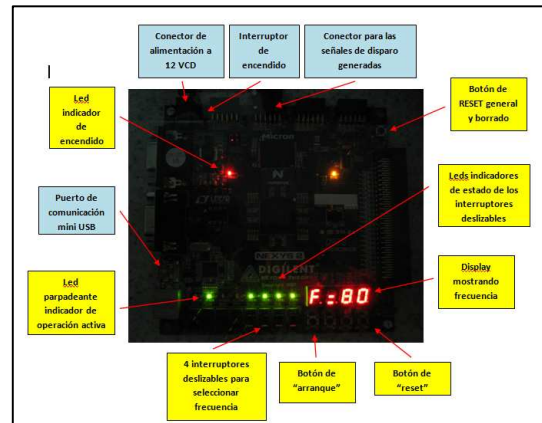


Figura 4. Imagen de la tarjeta Nexys2 y la identificación de algunos elementos.



Figura 5. Imagen del módulo didáctico construido.

3. Resultados

El módulo didáctico quedo funcionalmente operativo, pudiéndose controlar la velocidad de la flecha del motor de inducción en función de la frecuencia de las tensiones de voltaje trifásicas generadas y aplicadas, siendo la regulación de la velocidad bastante aceptable.

Fue posible establecer una solución viable con un dispositivo programable FPGA contenido en una tarjeta de desarrollo, que genera de manera efectiva las señales de disparo hacia la electrónica asociada y así controlar la velocidad del motor.

La metodología de descripción y síntesis en VHDL fue útil para lograr la solución, adicionalmente este tipo de proyecto didácticos permitirá al profesor motivar a los alumnos en la incursión y generación de aplicaciones más prácticas

y tangibles del lenguaje VHDL utilizando tarjetas de desarrollo con circuitos FPGA.

Se logra que la arquitectura modular del presente proyecto sea conveniente y segura para su enfoque y uso didáctico con los alumnos en las clases relacionadas con las áreas del conocimiento en electrónica digital, electrónica de potencia y control eléctrico.

Con relación a los costos, podemos mencionar que el costo total fue razonablemente aceptable, considerando que el elemento más caro en sí es la Tarjeta de Desarrollo Nexys2. Con dispositivos y componentes comerciales y de fácil adquisición, fue posible la elaboración del presente proyecto.

4. Conclusiones

El trabajo de investigación y desarrollo del presente proyecto, que llevo a la fabricación del módulo didáctico mencionado, permitió fortalecer conocimientos y experiencias, siendo gratificante el haber logrado el objetivo planteado.

Las soluciones de varios retos técnicos son posibles con herramientas de diseño digital, que bien dimensionadas y establecidas dan pauta a logros reales, de ahí que es muy conveniente seguir aprendiendo más lo relacionado a tecnologías con circuitos programables y configurables. Tal como es el caso de los sistemas embebidos y de los FPGA, promoviendo con los alumnos también este conocimiento; a medida que los profesores motiven a los alumnos en la incursión de estas nuevas áreas del conocimiento de la electrónica, se logrará un efecto de continuidad y crecimiento del saber en pro de la educación tecnológica en nuestro país México.

Como propuestas de mejora del presente proyecto, se mencionan las siguientes:

Mejorar la Tarjeta de electrónica de potencia en lo que se refiere a contar con semiconductores de mayor potencia y velocidad de respuesta, y así poder manejar cargas eléctricas de mayor consumo.

En el desarrollo de la electrónica de control basada en un circuito FPGA podemos comentar que se podría implementar una señal de comando para el cambio seguro del sentido de giro del motor de inducción trifásico, controlar los cambios de

frecuencia de manera gradual haciendo uso de un potenciómetro o un par de botones (up-down) que provean el valor de consigna para el cambio de la misma, el establecimiento de señales que permitan configurar rampas de aceleración y desaceleración gradual del motor de inducción.

Mejorar el diseño y fabricación de la fuente de alimentación de alto voltaje VCD para si tener mayor tensión aplicada a la tarjeta con los transistores de potencia y que esto a su vez resulte en un incremento en la potencia de suministro hacia el motor de inducción, claro esta a un nivel máximo de tensión calculada, dado que la señal de salida no es senoidal sino cuadrada con cambios de polaridad.

Aplicar técnicas no solo de variación de frecuencia de la señal, si no adicionalmente de control del nivel de voltaje alto de VCD, para así lograr mantener constante el par del motor de inducción.

Implementación de un sistema de retroalimentación con un encoder y electrónica asociada, así como nuevas descripciones de hardware en VHDL para el FPGA, que permitan tener un lazo cerrado de control, logrando con ello que el sistema módulo didáctico pueda ajustar los requerimientos eléctricos que requiere el motor de inducción trifásico al tener variaciones de carga mecánica aplicada en su flecha.

Referencias

- [1] Muhammad H. Rashid, "*Electrónica de potencia circuitos, dispositivos y aplicaciones*", segunda edición, Editorial Pearson Educación.
- [2] Thomas L. Floyd, "*Fundamentos de sistemas digitales*", Novena Edición, Editorial Prentice Hall.
- [3] Romero Troncoso René. "*Electrónica digital y lógica programable*", Universidad de Guanajuato, México, Primera edición, 2007.
- [4] Thomas E. Kissell, "*Industrial Electronics*", second edition, Editorial Prentice Hall.